

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

5-29156

Title of The Device: Thin-type IC package

[0002]

PRIOR ART

As an exemplary prior art thin-type IC package, a technique disclosed in JP-A-1-160860U is known. This technique comprises, as shown in Fig. 2, a pressed ceramic substrate 102 including a concave section 101, a ceramic sealing plate 103, and outer leads 104 interposed between the substrate 102 and the sealing plate 103, and sealing glass 105 (frit seal) is disposed between the substrate 102 and the sealing plate 103 so as to keep the hermeticity of its interior.

[0003]

PROBLEMS THE PRESENT DEVICE ATTEMPTS TO SOLVE

In the structure, in which the outer leads 104 are interposed between the substrate 102 and the sealing plate 103, there is a thickness between the substrate 102 and the sealing plate 103, which is a sum of the thicknesses of the outer leads 104 and the sealing glass 105 disposed on the both sides of the outer leads 104. Accordingly, the thickness of the sealing glass 105 becomes thicker on the side, on which the outer leads 104 are not disposed.

[0004]

Since the sealing glass 105 softens during a sealing

process using the sealing glass 105, the positions of the outer leads 104 are slightly displaced. Therefore, when the thickness of the sealing glass 105 is large, the variation in the amount of up-down displacement of the outer leads 104 (in the substrate's thickness direction) becomes large.

[0005]

As a result, up-down positions of the ends 104a of the outer leads 104, which are soldered to a motherboard etc. (not shown) also vary, causing the degradation of the soldering reliability between the outer leads 104 and the motherboard.

[0006]

Furthermore, some IC packages are gull-wing type packages in which the forming process of the outer leads 104 is performed after the glass-sealing process, and in this case also, the pressure applied during lead forming would vary depending on the variations in the positions of the outer leads 104, and as a result, there would be variations in the up-down positions of the ends 104a of the outer leads 104.

[0007]

The present device was contrived in consideration with the above background, and an object thereof is to provide a thin-type IC package with no variations in the positions of the outer lead ends in the substrate thickness direction.

[0011]

OPERATION AND EFFECT OF THE DEVICE

The outer leads according to the present device are not interposed between the substrate and the sealing plate, and they are affixed on a surface on the side different from the surface to which the sealing plate is affixed. As a result, the displacement in the positions of the outer leads relative to the substrate is eliminated, resulting in the elimination of the variations in the outer lead ends in the substrate thickness direction. Consequently, the soldering reliability between the electric board on which the IC package is mounted and the outer lead ends is improved.

[0012]

#### EMBODIMENT

A thin-type IC package according to the present device will now be explained in relation to one embodiment shown in the figures.

[0013]

#### CONSTITUTION OF THE EMBODIMENT

Fig. 1 is a cross-sectional view of a thin-type IC package illustrating one embodiment of the present device. The thin-type IC package 1 of the present device comprises a ceramic substrate 4 including a concave section 3 to which an integrated circuit 2 is attached, outer leads 5 to be electrically connected to the integrated circuit 2 attached to the substrate 4, and a sealing plate 7 affixed, via a frit seal 6, to a surface of the substrate 4 on which the concave section 3 is provided.

[0014]

The substrate 4 is a laminated ceramic having internal wirings 8 formed therein, and an exemplary manufacturing method thereof will now be briefly explained. A green sheet, which is unbaked alumina ceramic, is formed in an extremely small thickness, and two pieces of such green sheets are laminated and baked. One of the green sheets has a thin, plate-like shape, and the other green sheet to be laminated on the surface thereof, has a hole formed at the center in order to form the concave section 3 at the center of the substrate 4. On a surface of each green sheet, internal wirings 8 are formed through screen print. The internal wirings 8 are intended for electrically connecting the integrated circuit 2 and the outer leads 5, and the internal wirings 8 on the respective layer are electrically connected via conductive columns 9 and through holes 10. On the outermost periphery of the surface of the substrate 4 (surface on which the concave section 3 is formed), thin alumina coating 11 with a given width is provided. This alumina coat 11 is provided to improve the adhesion with the sealing glass, which is a frit seal 6. On the other hand, provided on the outermost periphery of the back surface of the substrate 4 (the surface different from the surface on which the concave section 3 is formed) are, a large number of metallization layers 12 to which a large number of the outer leads 5 are connected. Within the through holes 10,

fillets of solder 13 are formed when the outer leads 5 are connected, thereby providing an effect of increasing the connection strength of the outer leads.

[0015]

The outer leads 5 are formed from a thin plate of a metal such as 42 alloy of cobalt etc. processed through press-cut or etching, and after each of the outer leads 5 is connected to each of the metallization layers 12 of the substrate 4, a lead frame (not shown) around them is trimmed off. Each of these outer leads 5 has a bent section 14 at a midpoint thereof. This bent section 14 is intended for absorbing thermal stresses after it is mounted on the motherboard (not shown).

(19)日本国特許庁(JP)

(12) 公開実用新案公報(U)

(11)実用新案出願公開番号

実開平5-29156

(49)公開日 平成5年(1993)4月16日

(51)Int.Cl.<sup>4</sup>  
H01L 23/50  
23/04

識別記号  
L 9272-4M  
E 7220-4M

庁内整理番号  
F1

技術表示箇所

審査請求 未請求 請求項の数2(全2頁)

(21)出願番号 実願平3-77965  
(22)出願日 平成3年(1991)9月26日

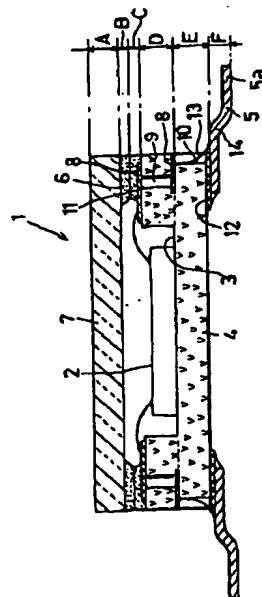
(71)出願人 000004547  
日本特殊陶業株式会社  
愛知県名古屋市長区高辻町14番18号  
(72)発明者 鷲野 順一  
名古屋市長区高辻町14番18号 日本特殊  
陶業株式会社内  
(74)代理人 弁理士 石黒 健二

(54)【発明の名称】 薄型集積回路用パッケージ

(57)【要約】

【目的】 外部リードの端部の板厚方向のばらつきのない薄型集積回路用パッケージの提供。

【構成】 基板4は、グリーンシートを積層して焼結したラミネートセラミックよりなる。外部リード5は、基板4の凹部3が設けられた面とは異なった側の面に固着される。基板4に搭載された集積回路2と外部リード5とは、基板4内に形成された内部配線8によって電気的に接続される。そして、基板4と封止板7とは、外部リード5を介することなくフリットシール6を介して接合される。



2

\*【請求項2】 前記封止板は、光透過性のセラミック材料である請求項1の薄型集積回路用パッケージ。

【図面の簡単な説明】

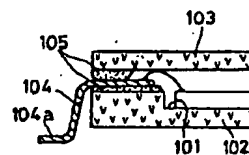
【図１】実施例の薄型集積回路用パッケージの断面図である。

【図2】従来の薄型集積回路用パッケージの要部断面図である。

【符号の説明】

- 1 薄型集積回路用パッケージ
- 2 集積回路
- 3 凹部
- 4 セラミック基板
- 5 外部リード
- 6 フリットシール
- 7 封止板
- 8 内部配線

【圖2】



## 【考案の詳細な説明】

## 【0001】

## 【産業上の利用分野】

本考案は、薄型製品に用いて好適な薄型の集積回路用パッケージに関するものである。

## 【0002】

## 【従来の技術】

従来の薄型集積回路用パッケージの一例として、実開平1-160860号公報に開示された技術が知られている。この技術は、図2に示すように、凹部101を備えたプレスセラミック基板102と、セラミック製封止板103と、基板102と封止板103との間に挟まれた外部リード104とからなり、基板102と封止板103との間には、封止ガラス105（フリットシール）が配され、内部が気密に保たれている。

## 【0003】

## 【考案が解決しようとする課題】

基板102と封止板103との間に外部リード104を挟む構造では、基板102と封止板103との間に、外部リード104の両側に配される封止ガラス105の厚さと、外部リード104の厚さとが合わせられた厚みがある。このため、外部リード104に配されていない側の封止ガラス105の厚さが厚くなる。

## 【0004】

ところで、封止ガラス105によって封止する際、封止ガラス105が軟化するため、外部リード104の位置がわずかにずれる。したがって、封止ガラス105の厚さが厚いと、外部リード104の上下方向（板厚方向）の位置ずれ量のばらつきも増す。

## 【0005】

この結果、外部リード104のうち、マザーボード（図示しない）等と半田付けされる端部104aの上下方向位置も同様にばらつきが生じ、外部リード104とマザーボードとの半田付けの信頼性が低下する。

## 【0006】

また、集積回路用パッケージの中には、ガラス封止後に外部リード104を曲加工するガルウイングタイプもあるが、この場合でも、外部リード104の位置のばらつきによって、曲加工時に加えられる押圧力が変化することとなり、結果的に外部リード104の端部104aの上下方向位置にばらつきが生じる。

#### 【0007】

##### 【考案の目的】

本考案は、上記の事情に鑑みてなされたもので、その目的は、外部リードの端部の板厚方向のばらつきのない薄型集積回路用パッケージの提供にある。

#### 【0008】

##### 【課題を解決するための手段】

本考案の薄型集積回路用パッケージは、次の技術的手段を採用した。薄型集積回路用パッケージは、集積回路が搭載される凹部を備えたセラミック基板と、この基板に搭載される前記集積回路に電気的に接続される外部リードと、前記集積回路が搭載された前記基板の前記凹部が設けられた面に、フリットシールを介して固着される封止板とを具備し、前記封止板の端から前記外部リードの端までの幅が1mm以下に設けられる。

#### 【0009】

そして、前記基板は、グリーンシートを積層して焼結したラミネートセラミックよりなる。また、前記外部リードは、前記基板の前記凹部が設けられた面とは異なった側の面に固着される。さらに、前記基板に搭載された前記集積回路と前記外部リードとは、前記基板内に形成された内部配線を介して、電気的に接続される。

#### 【0010】

なお、好適には、封止板を光透過性のセラミック材料で形成する。

#### 【0011】

##### 【考案の作用および効果】

本考案の外部リードは、基板と封止板との間に挟まれず、封止板が固着される側とは異なった側の面に固着される。この結果、基板に対する外部リードの位置ずれが無くなり、結果的に外部リードの端部の板厚方向のばらつきが無くなる。

この結果、集積回路用パッケージが搭載される電気基板と、外部リードの端部との半田付けの信頼性が増す。

### 【0012】

#### 【実施例】

次に、本考案の薄型集積回路用パッケージを、図に示す一実施例に基づき説明する。

### 【0013】

#### 【実施例の構成】

図1は本考案の実施例を示すもので、薄型集積回路用パッケージの断面図を示す。本考案の薄型集積回路用パッケージ1は、集積回路2が搭載される凹部3を備えたセラミック基板4と、この基板4に搭載される集積回路2に電氣的に接続される外部リード5と、基板4の凹部3が設けられた側の面にフリットシール6を介して固着される封止板7とからなる。

### 【0014】

基板4は、内部に内部配線8が形成されたラミネートセラミックで、その製造方法の一例を簡単に説明する。アルミナの未焼結セラミックであるグリーンシートを非常に薄く形成し、2枚のグリーンシートを積層して焼結してなる。1枚のグリーンシートは、薄い板状を呈し、その表面に積層されるグリーンシートは基板4の中央部分に凹部3を形成するために、中央に穴が形成されたものである。各グリーンシートの表面には、スクリーン印刷によって内部配線8が形成されている。この内部配線8は、集積回路2と外部リード5とを電氣的に接続するためのもので、導体柱9やスルーホール10を介して各層の内部配線8が電氣的に接続される。基板4の表面（凹部3が形成された側の面）の最外周には、所定幅の薄いアルミナコート11が施されている。このアルミナコート11は、フリットシール6である封止ガラスとの接着性を向上する目的で設けられたものである。一方、基板4の裏面（凹部3が形成された側とは異なった側の面）の最外周には、多数の外部リード5が接合される多数のメタライズ層12が形成されている。なお、スルーホール10には、外部リード5の接合時にろう材のフィレット13が形成されて、外部リード5の接合強度を高くする効果を備える。

外部リード5は、42アロイ、コパール等の金属薄板をプレス加工やエッチング処理によって形成したもので、各外部リード5が基板4の各メタライズ層12に接合された後、周囲のリードフレーム（図示しない）が切断されるものである。この外部リード5は、中間部分に曲折部分14を備える。この曲折部分14は、マザーボード（図示しない）に搭載後、熱ストレスを吸収するためのものである。



封止板 7 は、基板 4 とほぼ同じ熱膨張率を備える薄いセラミック板で、本実施例では、封止後にフリットシール 6 のクラックの有無を外部から視認できるように、光透過性のセラミック材料である透光性アルミナを用いている。この封止板 7 は、最外周に設けられたフリットシール 6 である封止ガラスを介して基板 4 の表面に固着され、内部に搭載された集積回路 2 を気密に保つものである。

なお、本実施例の薄型集積回路用パッケージ１の各部の厚さは、封止板７の厚さ（図１のＡを参照）は $0.18 \pm 0.015$  mmで、フリットシール６の厚さ（図１のＢを参照）は $0.12 \pm 0.05$  mmで、アルミナコート１１の厚さ（図１のＣを参照）は $0.05$  mmで、基板４の表面側の積層体の厚さ（図１のＤを参照）は $0.15$  mmで、基板４の裏面側の積層体の厚さ（図１のＥを参照）は $0.20$  mmで、外部リード５の幅（図１のＦを参照）は $0.2 \pm 0.07$  mmで、設けられている。そして、薄型集積回路用パッケージ１のトータルの厚さ（封止板７の端から外部リード５の端までの幅）は、 $1$  mm以下である $0.88 \pm 0.10$  mmに設けられている。

### 〔実施例の効果〕

本実施例の薄型集積回路用パッケージ1は、フリットシール6の厚さが従来に比較して大変薄いため、外部から力が加えられてもフリットシール6にクラックが生じにくい。この結果、集積回路2の気密保持の信頼性が従来より高くなる。また、ラミネートセラミックは、従来使用されていたプレスセラミックに比較し

て抗折強度が高い（プレスセラミックが $38\text{ kg/mm}^2$  でラミネートセラミックが $47\text{ kg/mm}^2$  ）ため、薄型集積回路用パッケージ1の強度が向上する。さらに、封止板7を透光性アルミナで形成したことにより、クラックの発生状態を外部から視認できる。この結果、従来行っていた加圧試験による気密試験を無くすることができるため、加圧試験時にフリットシール6にクラックが生じる不具合を無くすることができる。

#### 【0019】

また、本実施例の薄型集積回路用パッケージ1は、外部リード5がセラミック基板4と封止板7との間に挟まれず封止板7が固着される側とは異なった側の面のセラミック基板4に固着される。この結果、セラミック基板4に対する外部リード5の位置ずれが無くなり、結果的に外部リード5の端部5aの板厚方向のばらつきが無くなる。この結果、薄型集積回路用パッケージ1が搭載されるマザーボード（図示しない）と外部リード5の端部5aとの半田付けの信頼性が増す。

#### 【0020】

上記の実施例で記載した数値や材質などは、実施例を説明するために用いたものであって、本考案が本実施例に限定されるものではなく、適宜変更可能なものである。